



10.822.633
07.19.04

CERTIFIED COPY OF
PRIORITY DOCUMENT

Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 103 17 936.4

Anmeldetag: 17. April 2003

Anmelder/Inhaber: Infineon Technologies AG, 81669 München/DE

Bezeichnung: Verstärkeranordnung und Sendeanordnung
mit der Verstärkeranordnung

IPC: H 03 G 3/30

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 18. März 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Stenschus

Beschreibung

Verstärkeranordnung und Sendeanordnung mit der Verstärkeranordnung

5

Die vorliegende Erfindung betrifft eine Verstärkeranordnung sowie eine Sendeanordnung mit der Verstärkeranordnung.

10

Im Frontend eines Mobilfunkgerätes wird normalerweise ein zu sendendes Hochfrequenzsignal verstärkt, bevor es über eine Antenne abgestrahlt wird. Das Senden erfolgt üblicherweise mit variabler Hochfrequenz-Ausgangsleistung. Diese wird unter anderem an äußere Gegebenheiten angepaßt wie beispielsweise an den aktuellen Abstand zu einer Basisstation.

15

20

In modernen Mobilfunkgeräten der dritten Generation, welche gemäß dem Mobilfunkstandard UMTS, Universal Mobile Telecommunication Standard, arbeiten, ist es erforderlich, die Hochfrequenz-Ausgangsleistung über einen sehr großen Bereich hinweg variabel einzustellen. Hierfür ist im Sendepfad eines entsprechenden Kommunikationsgerätes typischerweise ein sogenannter VGA, Variable Gain Amplifier, vorgesehen. Dieser wird normalerweise bezüglich seiner Verstärkung mit einer externen Steuerspannung beaufschlagt, in deren Abhängigkeit ein zu sendendes Signal verstärkt wird.

25

30

Solche VGA werden üblicherweise als integrierte Schaltkreise gefertigt. Die Produktion von Chips in Massenherstellungsverfahren bringt in unvermeidlicher Weise mit sich, daß Fertigungstoleranzen auftreten können. Durch solche Fertigungstoleranzen kann sich die Kennlinie des VGA, nämlich dessen Ausgangsleistung in Abhängigkeit von der Steuerspannung, verschieben. Dadurch ist keine eindeutige Zuordnung zwischen der externen Steuerspannung und der Ausgangsleistung mehr gewährleistet.

35

Die beschriebene Problematik könnte durch eine Kalibrierung gesteuert vom Basisband-Chip gelöst werden, der die externe Steuerspannung mittels eines Analog/Digital-Wandlers, eines sogenannten ADC, Analog Digital Converter, erzeugt. Dabei wird beim Start des Systems, also bei einem Einschalten oder Hochfahren, die Steuerspannung von minimaler bis maximaler Spannung nacheinander eingestellt und jeweils die zugehörige hochfrequente Ausgangsleistung detektiert. Die so gewonnene Zuordnung zwischen Ausgangsleistung und dafür jeweils notwendiger Steuerspannung wird im Basisband-Chip in einer Tabelle abgelegt und gespeichert. Diese Methode stößt allerdings an ihre Grenzen, wenn die Verschiebung der VGA-Kennlinie so groß wird, daß der Digitalisierungsbereich des verwendeten ADC verlassen wird. Bei zu großen Fertigungstoleranzen kann dann entweder nicht mehr der gesamte Leistungsbereich erfaßt werden oder alternativ müssen ADC mit höherer Auflösung, das heißt mit höherer Bitanzahl verwendet werden, die einen größeren Spannungsbereich abdecken können. Dies ist jedoch in unerwünschter Weise mit zusätzlichem Aufwand verbunden. Ein zusätzlicher Nachteil ergibt sich dadurch, daß Kalibrierungen während der Fertigung von integrierten Schaltkreisen mit mehreren Meßpunkten mit hohen Produktionskosten verbunden sind und es daher wünschenswert ist, solche Kalibrierungen in der Fertigung zu vermeiden oder möglichst gering zu halten.

Aufgabe der vorliegenden Erfindung ist es, eine Verstärkeranordnung und eine Sendeanordnung mit der Verstärkeranordnung anzugeben, bei der der Verstärker in einem großen Bereich einstellbar ist, die robust ist bezüglich solchen Fertigungstoleranzen, die sich auf die Kennlinie des Verstärkers auswirken und bei der der Aufwand zur Kalibrierung in der Fertigung möglichst gering ist.

Erfindungsgemäß wird die Aufgabe bezüglich der Verstärkeranordnung gelöst durch eine Verstärkeranordnung, aufweisend

- einen Signalverstärker mit einem Signaleingang, mit einem Signalausgang zum Abgreifen eines verstärkten Signals und mit zumindest einem Steueranschluß zum Einstellen der Verstärkung des Signalverstärkers,
- 5 - einen Steuerblock mit einem Steuereingang zum Zuführen eines Soll-Signals der Verstärkung des Signalverstärkers und mit zumindest einem Ausgangsanschluß, der mit dem zumindest einen Steueranschluß verbunden ist,
- ein Abgleichmittel, das mit dem Steuerblock gekoppelt ist,
- 10 ausgelegt zum Abgleichen des an dem zumindest einen Ausgangsanschluß des Steuerblocks bereitgestellten Signals relativ zu einem Bezugssignal.

Das gewünschte Soll-Signal für die Verstärkung des Signalverstärkers liegt als Steuersignal am Steuereingang des Steuerblocks an, der dieses Steuersignal aufbereitet und dem Signalverstärker an ein oder mehreren Anschlüssen zuführt. Das Steuersignal am Eingang des Steuerblocks liegt beispielsweise als Steuerspannung vor, die auch als Gain-Control Spannung

20 bezeichnet wird. Das vom Steuerblock bereitgestellte, dem Signalverstärker zuführbare Signal kann ein Bias-Signal sein.

Weiterhin ist ein Abgleichmittel vorgesehen, welches so ausgebildet und mit dem Steuerblock gekoppelt ist, daß ein an

25 zumindest einem Ausgangsanschluss des Steuerblocks bereitgestelltes Signal relativ zu einem Bezugssignal abgeglichen wird.

Der Abgleich kann beispielsweise während eines Abgleich-Betriebes erfolgen. Der Abgleich-Betrieb kann mit Vorteil

30 beispielsweise bereits beim Hochfahren des Senders durchgeführt werden, so daß kein zusätzlicher Zeitaufwand nötig ist.

Das vorgeschlagene Prinzip, ein oder mehrere vom Steuerblock abgegebenen Signale, die dem oder den Steueranschlüssen zum

35 Einstellen der Verstärkung des Signalverstärkers zugeführt werden, gegeneinander oder gegen ein Bezugssignal abzuglei-

chen, ist besonders deshalb vorteilhaft, da eventuell auftretende Verschiebungen der VGA-Kennlinie hauptsächlich durch Fertigungstoleranzen im Steuerblock bedingt sind.

- 5 Der Abgleich erfolgt gesteuert von Vergleichswerten der Ströme und/oder Spannungen an den Ausgangsanschlüssen des Steuerblocks relativ zueinander und/oder in Abhängigkeit von der jeweils am Eingang des Steuerblocks anliegenden Steuerspannung oder eines Steuerstroms.

10

Ein wesentlicher Vorteil des beschriebenen Abgleichs ist es, daß die Messung des hochfrequenten Ausgangssignals des Verstärkers nicht erforderlich ist.

- 15 Das Bezugssignal wird bevorzugt im Steuerblock erzeugt.

Der Steuerblock hat gemäß einer Weiterbildung des vorgeschlagenen Prinzips zwei Ausgangsanschlüsse, die mit zwei Steueranschlüssen des Signalverstärkers verbunden sind. Der Abgleich der Signale an den Ausgangsanschlüssen erfolgt relativ zueinander.

20

Die zumindest zwei Steueranschlüsse des Signalverstärkers bilden bevorzugt einen Differenzsignaleingang. In diesem Fall wird das vom Steuerblock an den Signalverstärker gegebene Signal als Differenzsignal geführt.

25

- Die Steueranschlüsse am Signalverstärker bilden bevorzugt einen Differenzsignaleingang zum Zuführen eines symmetrischen oder differentiellen Bias-Stroms.

30

Der Steuerblock ist bevorzugt ausgelegt zum Bereitstellen einer automatischen Verstärkungsregelung. Derartige Steuerblöcke werden auch als AGC, Automatic Gain Control, bezeichnet.

35

Der Steuerblock umfaßt bevorzugt einen Wandler ausgelegt zum Konvertieren eines auf einer Leitung fuhrbaren Verstärkungs-

Steuersignals in ein Differenzsignal. Hier kommt das beschriebene Prinzip besonders vorteilhaft zur Anwendung, da einerseits bei der Bildung von Differenzsignalen Fertigungstoleranzen der verwendeten Bauteile einen besonders großen Störeinfluß ausüben und andererseits ein derartiger Mismatch in besonders einfacher Weise mit dem vorgeschlagenen Prinzip abgeglichen werden kann.

Beispielsweise kann der Wandler zumindest ein Bauteil mit einem einstellbaren Wert umfassen, welches einerseits mit dem Abgleichmittel eingestellt werden kann, und welches andererseits den Wert von Strom oder Spannung zumindest eines Signals am Differenzsignalausgang des Steuerblocks beeinflusst.

Das Bauteil mit einstellbarem Wert kann beispielsweise ein Widerstandsnetzwerk sein.

Das Abgleichmittel ist bevorzugt so ausgelegt, daß es iterativ mit einem Approximationsverfahren arbeitet. Dabei wird in einer Abgleich-Betriebsart der einstellbare Wert des Widerstandsnetzwerk in dem Steuerblock so lange beeinflusst, bis einer der beiden Werte, die an den Anschlüssen des Differenzsignaleingangs des Signalverstärkers bereitgestellt werden, mit dem Wert am anderen Anschluß des Differenzsignaleingangs übereinstimmt oder an diesen möglichst nahe kommt.

Im iterativen Abgleich wird beispielsweise die Referenzspannung so lange erhöht, bis einer der beiden Bias-Ströme an beiden Steueranschlüssen gleich groß oder größer als der andere ist.

Zum Durchführen des Abgleiches wird bevorzugt eine Initialisierung derart durchgeführt, daß bestimmte Eingangsgrößen auf definierte interne Zustände umgeschaltet werden. Das bedeutet, daß die Programmierung des Steuerblocks, auf ihre Anfangswerte eingestellt wird und ein Soll-Signal am Steuereingang intern in der Verstärkeranordnung erzeugt wird.

Mit dem vorgeschlagenen Prinzip ist der Aufwand für einen weiteren Abgleich oder eine Kalibrierung des Frontends eines Mobilfunksenders beträchtlich reduziert und es können mit
5 Vorteil Analog/Digital-Konverter mit geringem Spannungs-
bereich und geringerer Auflösung, das heißt mit geringer Bitanzahl, verwendet werden.

Da der Abgleich nur DC(Direct Current)-Signale benötigt, kann
10 er bereits beim Hochfahren eines Verstärkers oder einer Sendeanordnung durchgeführt werden. Mit Vorteil entfällt außerdem eine aufwendige Hochfrequenz-Signal-Detektion zur Durchführung des vorgeschlagenen Abgleichs.

15 Bezüglich der Sendeanordnung wird die Aufgabe gelöst durch eine Sendeanordnung mit einer Verstärkeranordnung, wie vorbestehend beschrieben, bei der ein Modulator zum Modulieren eines Datensignals auf ein Trägersignal vorgesehen ist. Diesem Modulator ist der beschriebene Signalverstärker mit dem Steuerblock und dem Abgleichmittel nachgeschaltet.
20

Die Verstärkeranordnung mit einstellbarer Verstärkung und die Sendeanordnung mit der Verstärkeranordnung sind bevorzugt in UMTS-Funkgeräten anwendbar.
25

Die Erfindung wird nachfolgend an mehreren Ausführungsbeispielen anhand der Zeichnungen näher erläutert.

Es zeigen:

30

Figur 1 ein erstes Ausführungsbeispiel des vorgeschlagenen Prinzips anhand eines Blockschaltbildes,

Figur 2 ein zweites Ausführungsbeispiel des vorgeschlagenen Prinzips anhand eines Blockschaltbildes,
35

Figur 3 die Kennlinie eines Verstärkers mit einstellbarer Verstärkung und

Figur 4 einen Schaltplan eines Beispiels einer Schaltung zur Umwandlung eines auf einer Leitung fährbaren Signals in ein Differenzsignal.

Im folgenden bezeichnen gleiche Bezugszeichen gleiche oder gleich wirkende Bauteile.

Figur 1 zeigt eine Verstärkeranordnung gemäß dem vorgeschlagenen Prinzip anhand eines ersten Ausführungsbeispiels. Es ist ein Signalverstärker 1 vorgesehen, dessen Verstärkung einstellbar ist. Der Signalverstärker 1 hat einen Signaleingang 2 und einen Signalausgang 3, welche jeweils zum Führen von Differenzsignalen ausgelegt sind. Außerdem ist ein weiterer Eingang zum Einstellen der Verstärkung 4 vorgesehen, der zwei Steueranschlüsse umfaßt und ebenfalls als Differenzsignaleingang ausgeführt ist. Die Steueranschlüsse 5, 6 des Signalverstärkers sind als Stromeingänge zum Zuführen jeweiliger Bias-Ströme in Form eines Differenzstromsignals ausgelegt. Mit dem Differenz-Biasstromsignal wird insbesondere der Arbeitspunkt bestimmt.

Die Steueranschlüsse 5, 6 sind mit je einem zugeordneten Ausgangsanschluß 7, 8 eines Steuerblockes 9 verbunden. Der Steuerblock 9 hat einen Steuereingang 10 zum Zuführen eines Soll-Signals, der als Spannungseingang zum Zuführen einer Soll-Verstärkungsspannung V_{GC} ausgeführt ist. Der Steuerblock 9 bereitet das Steuersignal zum Einstellen der Verstärkung so auf, daß es als Differenzsignal vorliegt und bewirkt zusätzliche eine Konversion eines Spannungs- in ein Stromsignal. Zudem umfaßt der Steuerblock 9 die Funktion einer automatischen Verstärkungsregelung für den Verstärker 1. An den Steuerblock 9 ist ein Abgleichmittel 11 angeschlossen, welches in einem Abgleichbetrieb die an den Ausgangsanschlüssen 7, 8 des Steuerblocks abgreifbaren Signalströme miteinander vergleicht

und, falls diese bedingt durch Fertigungstoleranzen oder andere Streuungen voneinander abweichen, so lange auf den Steuerblock 9 einwirkt, insbesondere auf diejenigen Funktionsblöcke, die die Stromsignale I_{GC} , I_{GCX} an den Ausgangsanschlüssen 7, 8 bereitstellen, bis diese Signalströme gleich groß sind oder die Abweichung derselben voneinander möglichst gering ist.

Figur 1 zeigt weiterhin einen Quadraturmodulator 12, der ein in Inphase- und Quadratur-Komponente zerlegtes IQ-Modulationssignal mit einem heruntergeteilten orthogonalen Lokalszillatorsignal mischt und das derart auf einen hochfrequenten Träger modulierte Signal dem Signalverstärker 1 an dessen Eingang 2 zuführt.

Mit dem internen Abgleich im Steuerblock 9 werden Schwankungen der Ausgangsleistung am Ausgang 3 des Signalverstärkers relativ zur Steuerspannung VGC so weit reduziert, daß keine Kalibrierung oder lediglich eine Kalibrierung mit geringem Aufwand bezüglich einer Sendeanordnung mit dem Verstärker 1 nötig ist.

Der beschriebene Abgleich greift im Bias-Block des Verstärkers 1 ein, der vom Steuerblock 9 umfaßt ist und reduziert dort die durch Fertigungstoleranzen eventuell auftretenden Schwankungen. Da Verschiebungen der VGA (Variable Gain Amplifier)-Kennlinie, hauptsächlich durch Fertigungstoleranzen im Bias-Block des VGA bestimmt werden, können mit dem beschriebenen Prinzip die Schwankungen der VGA-Kennlinie signifikant verringert werden. Als Abgleichkriterium wird gemäß dem vorgeschlagenen Prinzip keine aufwendige HF-Signaldetektion durchgeführt, sondern vielmehr werden als Abgleichkriterium Ströme und Spannungen herangezogen, die im direkten Zusammenhang mit der Ausgangsleistung des VGA stehen. Vorliegend sind dies die Bias-Ströme I_{GC} und I_{GCX} , welche mit dem beschriebenen Abgleich so stabilisiert werden können, daß auch die Arbeitspunkte des Verstärkers stabilisiert sind.

Ein Hauptvorteil des vorgeschlagenen Ansatzes besteht darin, daß der Abgleich im Steuerblock des Verstärkers selbst eingreift und dadurch keine Detektion des hochfrequenten Ausgangssignals des Verstärkers wie sonst üblich erforderlich ist.

Durch den beschriebenen Abgleich im Hochfrequenzteil eines Funksenders wird der Abgleichaufwand im Basisband-Chip eines Funksenders beträchtlich reduziert und es können Analog-/Digital-Wandler mit kleinerem Spannungsbereich und geringerer Auflösung verwendet werden, um die Steuerspannung für den Soll-Wert der Verstärkung zu ermitteln. Der vorgeschlagene Abgleich benötigt mit Vorteil lediglich DC-Signale und kann deshalb bereits beim Hochfahren des Senders durchgeführt werden. Der Abgleich erfolgt vom Anwender unbemerkt automatisch beim Einschalten des Systems. Ein weiterer Vorteil ergibt sich dadurch, daß der beschriebene Abgleich ohne Messung des hochfrequenten Ausgangssignals des Verstärkers arbeiten kann.

Figur 2 zeigt eine Weiterbildung der Schaltung von Figur 1, mit der sie in den beteiligten Funktionseinheiten, deren Verschaltung miteinander sowie der vorteilhaften Wirkungsweise weitgehend übereinstimmt. In so weit soll die Beschreibung an dieser Stelle nicht noch einmal wiederholt werden.

Der interne Abgleich, der von dem Abgleichmittel 11 bewirkt wird, greift bei dem Ausführungsbeispiel gemäß Figur 2 bei der Umwandlung eines single-ended Signals in ein auf zwei Leitungen führbares Signal im Steuerblock 9 ein, wie nachfolgend detailliert erläutert.

Der Steuerblock 9 umfaßt bei der Schaltung von Figur 2 einen Block zur automatischen Verstärkungsregelung 13 mit zwei Ausgangsanschlüssen 7, 8, welche einen Differenzsignalausgang des Steuerblockes bilden. An diesen Ausgangsanschlüssen 7, 8 wird ein Bias-Strom I_{GC} , I_{GCX} in Form eines Differenzsignals

bereitgestellt. Weiterhin ist eine Sourcefolgerschaltung 14 vorgesehen und von dem Steuerblock 9 umfaßt, welche eingangsseitig mit dem Steuereingang 10 zum Zuführen des Steuersignals V_{GC} verbunden ist und welche ausgangseitig mit einem auf zwei Leitungen fñhrbaren Signal über einen Differenzverstärker 15 den Block zur automatischen Verstärkungsregelung 13 ansteuert. Die Sourcefolgerschaltung 14 und der Differenzverstärker 15 bilden zusammen eine Single-to-differential-Konversion, das heißt eine Schaltung zur Wandlung eines auf einer Leitung fñhrbaren Signals in ein Differenzsignal.

Der Steuereingang 10 des Steuerblocks 9 ist über einen ersten Widerstand 16 an den Gateanschluß eines p-Kanal MOS-Feldeffekttransistors 17 gelegt. Dieser Transistor 17 ist Source-seitig über eine Stromquelle 18 an einen Versorgungsanschlufß 19 gelegt und Drain-seitig auf Bezugspotential 20. Der Gate-Anschluß des Transistors 17 ist über einen weiteren Widerstand 24 ebenfalls an Bezugspotential 20 angeschlossen. Parallel zu diesem Strompfad 17, 18 ist ein weiterer Strompfad vorgesehen, ebenfalls umfassend eine Stromquelle 21 und einen p-Kanal MOS-Feldeffekttransistor 22, welche seriell zwischen Versorgungs- und Bezugspotentialanschlufß 19, 20 geschaltet sind. Der Gate-Anschluß des Transistors 22 ist über ein Widerstandsnetzwerk 23 auf ein Bezugspotential V_{REF} gelegt. Das Widerstandsnetzwerk 23 wird über eine Mehrbitleitung von dem Abgleichmittel 11 angesteuert.

Durch Variieren der Widerstandsverhältnisse im Widerstandsnetzwerk 23 kann mittels Verändern der Bezugsspannung der Sourcefolgerschaltung 14 ein eventuell vorhandener Offset der Verstärkerkennlinie abgeglichen werden. Durch Ändern des Widerstandsverhältnisses des Widerstands 16 zum Widerstand 24 am Steuereingang 10 könnte außerdem die Steigung der Kennlinie des Verstärkers 1 verändert, das heißt eine eventuelle Abweichung der Steigung von der Nenn-Kennlinie kompensiert werden.

Zum Durchführen dieses Abgleiches wird in einem Abgleichbetrieb zunächst auf einen definierten internen Zustand umgeschaltet. Dies bedeutet, daß die Programmierung der automatischen Verstärkungsregelung 13 auf Anfangswerte eingestellt wird und am Steuereingang 10 eine intern erzeugte Sollspannung angelegt wird. Mittels iterativem Abgleich wird anschließend, ausgehend von einem geringen Startwert, die Referenzspannung V_{REF} am Widerstandsnetzwerk 23 mittels dieses Widerstandsnetzwerkes 23 so lange schrittweise erhöht, bis der am Ausgangsanschluß 7 des Steuerblocks 9 abgreifbare Bias-Strom I_{GC} größer oder gleich dem am anderen Ausgangsanschluß 8 abgreifbaren Bias-Strom I_{GCX} ist. Die Bias-Ströme I_{GC} , I_{GCX} bilden dabei das Bias-Signal für den Signalverstärker 1 in Form eines Differenzsignals. Wenn diese Bedingung erfüllt ist, wird die Programmierung des automatischen Verstärkungsregelungsblocks 13 auf die ursprünglichen Werte zurückgesetzt und der Steuereingang 10 wieder nach außen geschaltet, das heißt beispielsweise von einem Basisbandblock angesteuert, der dem Modulator 12 vorgeschaltet ist.

Der beschriebene Abgleich benötigt nur DC-Signale und kann deshalb bereits beim Hochfahren beziehungsweise Einschalten der beschriebenen Schaltungsanordnung durchgeführt werden. Somit ist für den Abgleich kein zusätzlicher Zeitaufwand nötig. Dies ist besonders bei Anwendung in Mobilfunkgeräten vorteilhaft.

Außerdem ist vorliegend auch keine Erfassung der hochfrequenten Signalleistung am Ausgang des Verstärkers 1 erforderlich. Demnach ist es bei vorgeschlagenem Prinzip nicht unbedingt erforderlich, daß eine Koppelung vom Signalausgang des Modulators 12 oder vom Ausgang des Verstärkers 1 zu einem Eingang der Abgleicheinheit 11 vorgesehen ist.

Selbstverständlich liegt es im Rahmen der vorgeschlagenen Erfindung, mit dem Abgleichmittel 11 nicht nur ein Widerstands-

netzwerk 23 anzusteuern, welches die Referenzspannung der Sourcefolgerschaltung 14 beeinflusst. Ein solches steuerbares Widerstandsnetzwerk kann zusätzlich oder alternativ auch die Widerstände 16, 24 am Steuereingang 10 ersetzen. Hierdurch
5 könnte dann nicht nur die VGA-Kennlinie bezüglich eines Offsets, sondern auch bezüglich ihrer Steilheit abgeglichen werden.

Vorliegend greift das Abgleichmittel 11 in die Erzeugung der Bias-Ströme I_{GC} , I_{GCX} ein, welche den Signalverstärker ansteuern. Alternativ könnte, ohne den Rahmen der Erfindung zu verlassen, auch vorgesehen sein, andere Signalparameter mit dem Abgleichmittel 11 zu variieren, welche die Kennlinie des Verstärkers 1 beeinflussen.

Das vorgeschlagene Prinzip ist nicht auf die Anwendung in Sende- und Empfangsanordnungen beschränkt, sondern kann in allen Schaltungsanordnungen angewandt werden, bei denen regelbare Verstärker eingesetzt werden, die kalibriert werden sollen, ohne
20 daß das Ausgangssignal des Verstärkers detektiert werden braucht.

Figur 3 zeigt beispielhaft eine Verstärkungskennlinie eines sogenannten Variable Gain Amplifiers, VGA, wie er in den Ausführungsbeispielen gemäß Figuren 1 und 2 als einstellbarer Signalverstärker 1 vorgesehen ist. Man erkennt einen idealerweise linearen Zusammenhang zwischen der Steuerspannung V_{GC} in Volt und der Ausgangsleistung P_{OUT} in dBmW des Verstärkers gemäß der Nominalkennlinie 25. Ein Offset der Kennlinie, wie
30 er beispielsweise entsteht, wenn Fertigungstoleranzen auftreten, ist beispielhaft anhand einer Kennlinie 26 gezeigt. Zusätzlich oder alternativ können Fertigungstoleranzen auch zu einer Variation der Steilheit der Kennlinie führen. Eine derartige Kennlinie ist mit Bezugszeichen 27 versehen. Der durch
35 Fertigungstoleranzen bei einem beispielhaften Fertigungsprozeß einer integrierten Halbleiterschaltung auftretende Streubereich ist mit Bezugszeichen 28 gekennzeichnet. Man erkennt,

daß innerhalb dieser Streugrenzen der Fertigung schraffierte Flächen 29 entstehen, welche Bereiche kennzeichnen, die nicht mehr ansteuerbar sind, bei einem vorgegebenen Quantisierungsbereich eines Analog/Digital(AD)-Wandlers zur Aufbereitung
5 der Steuerspannung V_{GC} .

Mit dem vorgeschlagenen Prinzip kann wie oben erläutert die Verstärkerkennlinie zurück in den Quantisierungsbereich des AD-Wandlers gebracht werden, ohne einen aufwendigen Abgleich
10 durch Messen der HF-Ausgangsleistung durchführen zu müssen.

Figur 4 zeigt beispielhaft eine Konversionsschaltung gemäß Stand der Technik, welche ein eingangsseitig anliegendes, auf einer Leitung führbares Signal, ein sogenanntes single-ended
15 Signal V_{GC} , in ein entsprechendes Differenzsignal umwandelt, welches am Ausgang 30 abgreifbar ist. Diese Schaltung stimmt weitgehend mit der Sourcefolgerschaltung 14 in Verbindung mit dem Differenzverstärker 15 von Figur 2 überein und soll inso-
weit an dieser Stelle nicht noch einmal beschrieben werden.
20 Lediglich anstelle des Widerstandsnetzwerkes 23 ist beim Stand der Technik gemäß Figur 4 ein Spannungsteiler vorgese-
hen, der zwei Widerstände 31, 32 umfaßt, welche entsprechend der Widerstände 16, 24 verschaltet sind. Durch Verändern des Widerstandsverhältnisses der Widerstände 16, 24 zueinander
verändert sich die Steilheit der Kennlinie des Verstärkers 1,
während ein Verändern des Quotienten aus Widerstandswert der
Widerstände 31, 32 zueinander den Offset der Kennlinie des
VGA 1 beeinflußt.

Bezugszeichenliste

	1	Signalverstärker
	2	Signaleingang
5	3	Signalausgang
	4	Steuereingang
	5	Steueranschluß
	6	Steueranschluß
	7	Ausgangsanschluß
10	8	Ausgangsanschluß
	9	Steuerblock
	10	Steuereingang
	11	Abgleichmittel
	12	Quadraturmodulator
15	13	automatische Verstärkungsregelung
	14	Sourcefolgerschaltung
	15	Differenzverstärker
	16	Widerstand
	17	Transistor
20	18	Stromquelle
	19	Versorgungspotentialanschluß
	20	Bezugspotentialanschluß
	21	Stromquelle
	22	Transistor
25	23	Widerstandsnetzwerk
	24	Widerstand
	25	Nenn-Kennlinie
	26	Offsetbehaftete Kennlinie
	27	Kennlinie mit veränderter Steilheit
30	28	Toleranzbereich
	29	verlorene Bereiche
	30	Differenzsignalausgang
	31	Widerstand
	32	Widerstand

Patentansprüche

1. Verstärkeranordnung, aufweisend

- einen Signalverstärker (1) mit einem Signaleingang (2), mit
5 einem Signalausgang (3) zum Abgreifen eines verstärkten Signals und mit zumindest einem Steueranschluß (5) zum Einstellen der Verstärkung des Signalverstärkers (1),
- einen Steuerblock (9) mit einem Steuereingang (10) zum Zuführen eines Soll-Signals (V_{GC}) der Verstärkung des Signal-
10 verstärkers (1) und mit zumindest einem Ausgangsanschluß (7), der mit dem zumindest einen Steueranschluß (5) verbunden ist,
- ein Abgleichmittel (11), das mit dem Steuerblock (9) gekoppelt ist, ausgelegt zum Abgleichen des an dem zumindest ei-
15 nen Ausgangsanschluß (7) des Steuerblocks (9) bereitgestellten Signals relativ zu einem Bezugssignal.

2. Verstärkeranordnung nach Anspruch 1,

d a d u r c h g e k e n n z e i c h n e t, daß
20 das Bezugssignal im Steuerblock (9) erzeugt wird.

3. Verstärkeranordnung nach Anspruch 1 oder 2,

d a d u r c h g e k e n n z e i c h n e t, daß

- an dem Steuerblock zumindest zwei Ausgangsanschlüsse (7, 8)
vorgesehen sind, die mit zumindest zwei Steueranschlü-
sen (5, 6) des Signalverstärkers (1) zum Einstellen der
Verstärkung des Signalverstärkers (1) verbunden sind, und
daß
- das Abgleichmittel (11), das mit dem Steuerblock (9) gekop-
30 pelt ist, ausgelegt ist zum Abgleichen der an den zumindest
zwei Ausgangsanschlüssen (7, 8) des Steuerblocks (9) be-
reitgestellten Signale relativ zueinander.

4. Verstärkeranordnung nach Anspruch 3,

35 d a d u r c h g e k e n n z e i c h n e t, daß
die zumindest zwei Steueranschlüsse (5, 6) des Signalverstär-
kers (1) einen Differenzsignaleingang bilden.

5. Verstärkeranordnung nach Anspruch 3 oder 4,
d a d u r c h g e k e n n z e i c h n e t, daß
der Steuerblock (9) einen Wandler (14, 15) umfaßt ausgelegt
5 zum Konvertieren eines auf einer Leitung führbaren Soll-
Signals (V_{GC}) für die Verstärkung des Verstärkers (1) in ein
Differenzsignal.

6. Verstärkeranordnung nach Anspruch 5,
10 d a d u r c h g e k e n n z e i c h n e t, daß
der Wandler (14, 15) zumindest ein Bauteil (23) mit einstell-
barem Wert umfaßt, welches mit dem Abgleichmittel (11) ein-
stellbar ist.

7. Verstärkeranordnung nach Anspruch 6,
15 d a d u r c h g e k e n n z e i c h n e t, daß
das Bauteil mit einstellbarem Wert (23) ein Widerstandsnetz-
werk ist.

8. Verstärkeranordnung nach Anspruch 7,
20 d a d u r c h g e k e n n z e i c h n e t, daß
das Abgleichmittel (11) mit einem Approximationsverfahren ar-
beitet, derart, daß in einer Abgleich-Betriebsart der ein-
stellbare Wert des Widerstandsnetzwerks (23) in dem Steuer-
block (9) so lange beeinflusst wird, bis einer der beiden Wer-
te (I_{GC}), die an den Steueranschlüssen (5, 6) des Signalver-
stärkers von dem Steuerblock (9) bereitgestellt werden, mit
dem Wert (I_{GCX}) an dem anderen Steueranschluß (6, 5) überein-
stimmt oder größer wird als jener.

9. Verstärkeranordnung nach einem der Ansprüche 1 bis 8,
30 d a d u r c h g e k e n n z e i c h n e t, daß
der Steuerblock (9) eine automatische Verstärkungsrege-
lung (13) für die Verstärkung des Signalverstärkers (1) um-
35 faßt.

10. Verstärkeranordnung nach einem der Ansprüche 1 bis 9,

17

d a d u r c h g e k e n n z e i c h n e t, daß
der Signalverstärker (1) als Hochfrequenzverstärker ausgelegt
ist.

- 5 11. Sendeanordnung mit einer Verstärkeranordnung nach einem
der Ansprüche 1 bis 10, bei der
ein Modulator (12) zum Modulieren eines Datensignals auf ein
Trägersignal vorgesehen ist, der dem Signalverstärker (1)
vorgesaltet ist.

10

12. Sendeanordnung nach Anspruch 11,
d a d u r c h g e k e n n z e i c h n e t, daß
die Sendeanordnung ausgelegt ist als UMTS-Funksender gemäß
Universal Mobile Telecommunication Standard.

Zusammenfassung

Verstärkeranordnung und Sendeanordnung mit der Verstärkeranordnung

5

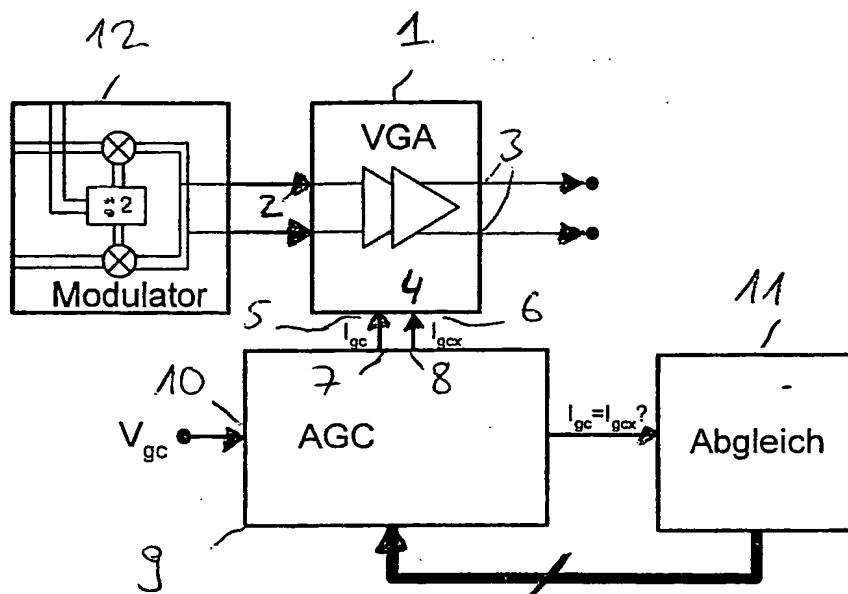
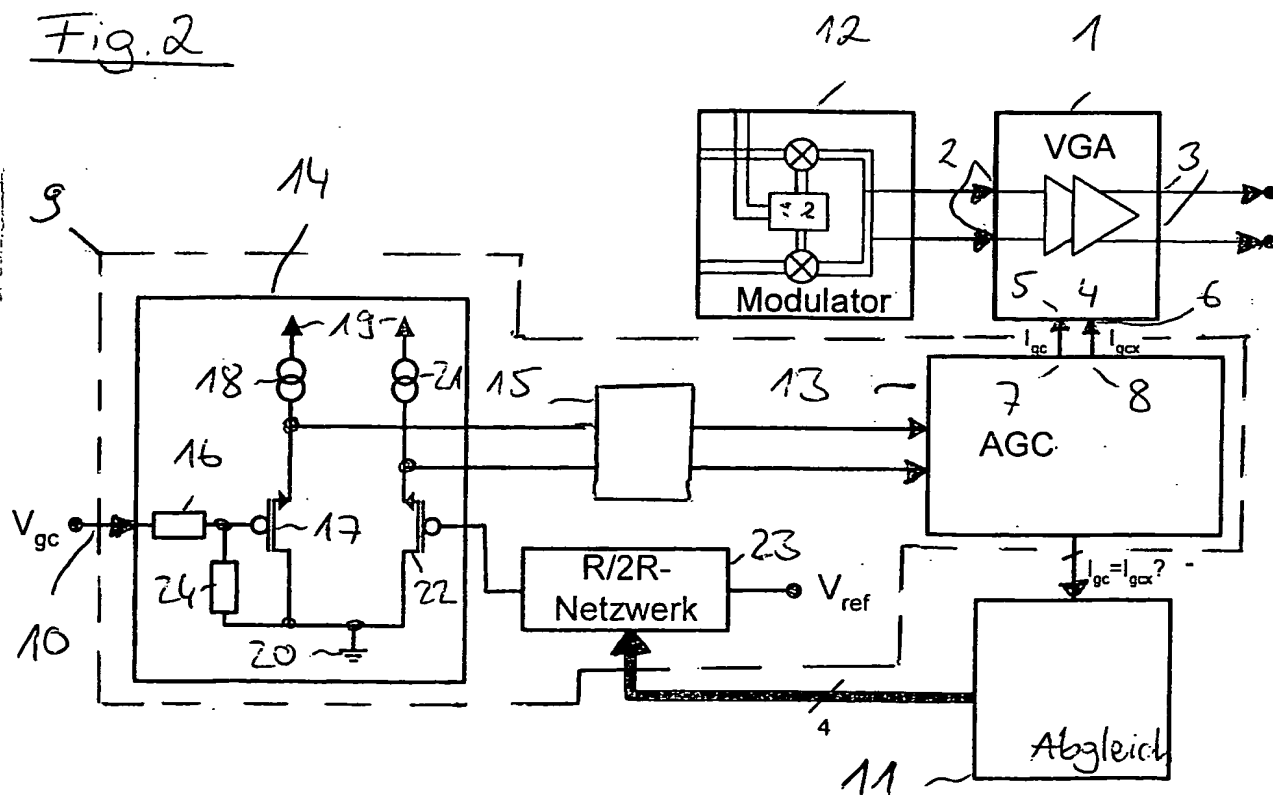
Es ist eine Verstärkeranordnung angegeben mit einem Signalverstärker (1), der eine einstellbare Verstärkung hat. Ein Steuerblock (9) dient zur Aufbereitung eines Steuersignals zum Einstellen dieser Verstärkung. Weiterhin ist ein Ab-

10

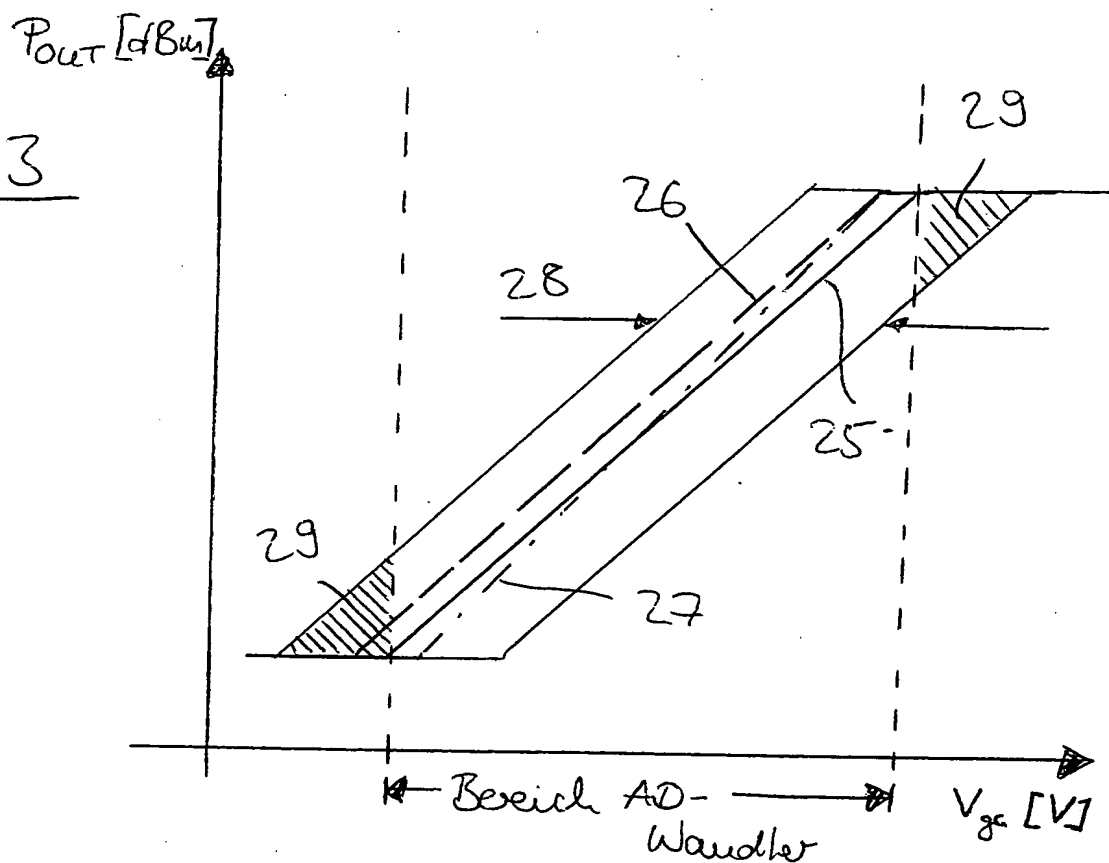
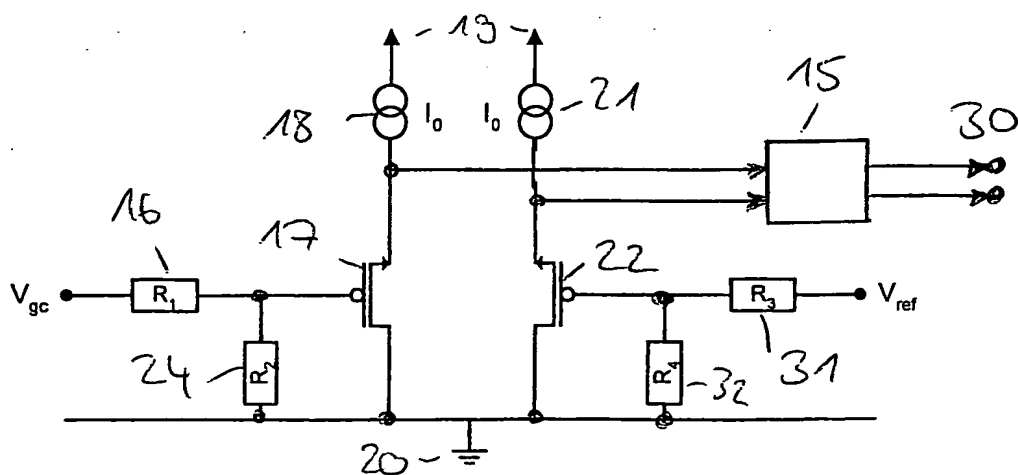
gleichmittel (11) vorgesehen, welches so auf den Steuerblock (10) einwirkt, daß mehrere, von dem Steuerblock bereitgestellte Signale zur Einstellung des Verstärkungsfaktors des Signalverstärkers (1) relativ zueinander abgeglichen werden.

15 Figur 1

1 | 2

Fig. 1Fig. 2

2/2

Fig. 3Fig. 4

Stand der Technik